

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日      2003年 6月30日  
Date of Application:

出願番号      特願2003-187023  
Application Number:

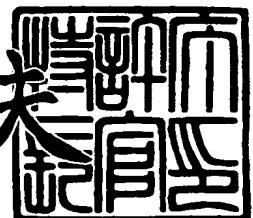
[ST. 10/C] : [JP2003-187023]

出願人      株式会社東芝  
Applicant(s):

2003年 9月 9日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願  
【整理番号】 A000302563  
【提出日】 平成15年 6月30日  
【あて先】 特許庁長官 殿  
【国際特許分類】 G11B 5/09  
【発明の名称】 レベル検出回路、位相変化検出回路及び光ディスク装置  
【請求項の数】 9  
【発明者】  
【住所又は居所】 東京都青梅市末広町2丁目9番地 株式会社東芝青梅事業所内  
【氏名】 小島 訓  
【特許出願人】  
【識別番号】 000003078  
【氏名又は名称】 株式会社 東芝  
【代理人】  
【識別番号】 100058479  
【弁理士】  
【氏名又は名称】 鈴江 武彦  
【電話番号】 03-3502-3181  
【選任した代理人】  
【識別番号】 100091351  
【弁理士】  
【氏名又は名称】 河野 哲  
【選任した代理人】  
【識別番号】 100088683  
【弁理士】  
【氏名又は名称】 中村 誠

**【選任した代理人】****【識別番号】** 100108855**【弁理士】****【氏名又は名称】** 蔵田 昌俊**【選任した代理人】****【識別番号】** 100084618**【弁理士】****【氏名又は名称】** 村松 貞男**【選任した代理人】****【識別番号】** 100092196**【弁理士】****【氏名又は名称】** 橋本 良郎**【手数料の表示】****【予納台帳番号】** 011567**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 レベル検出回路、位相変化検出回路及び光ディスク装置

【特許請求の範囲】

【請求項 1】 入力値に任意の値を乗算する乗算手段と、  
前記乗算手段の乗算結果を積分する積分手段と、  
前記積分手段の積分結果と、前記入力値とを比較し、該入力値の信号レベル変化を検出する比較手段と、  
を具備することを特徴とするレベル検出回路。

【請求項 2】 前記乗算手段は、a、b、cを任意数として、前記入力値に  
” $1/a - b/c$ ”を乗算し、  
前記積分手段は加算手段、及び該加算手段の加算結果に” $1 - 1/a$ ”を乗算する演算手段とを含み、該加算手段は前記乗算手段の乗算結果と前記演算手段の演算結果を加算することを特徴とする請求項 1 記載のレベル検出回路。

【請求項 3】 前記入力値、a、b、及びcは2進数であって、  
前記乗算手段に入力される前記入力値のビット数を調整する第1のビット調整手段と、  
前記比較手段の比較において、前記積分結果と前記入力値のビット数を一致させるために、前記積分結果のビット数を調整する第2のビット調整手段と、  
を更に具備することを特徴とする請求項 2 記載のレベル検出回路。

【請求項 4】 入力信号の位相変化を検出する回路であって、  
入力信号から該入力信号と同一の周期を有する基準正弦波を生成する正弦波生成手段と、  
前記入力信号に前記基準正弦波を乗算し、該乗算値を積分して第1の積分結果を提供する第1の積分手段と、  
前記第1の積分結果に任意の値を乗算し、乗算結果を提供する乗算手段と、  
前記乗算結果を積分し、第2の積分結果を提供する第2の積分手段と、  
前記第1の積分結果と前記第2の積分結果を比較することで、前記第1の積分結果のレベル変化を、前記入力信号の位相変化として検出する比較手段と、  
を具備することを特徴とする位相変化検出回路。

【請求項 5】 前記乗算手段は、 a、 b、 c を任意数として、前記入力値に “ $1/a - b/c$ ” を乗算し、

前記第 2 の積分手段は加算手段、及び該加算手段の加算結果に “ $1 - 1/a$ ” を乗算する演算手段とを含み、該加算手段は前記乗算手段の乗算結果と前記演算手段の演算結果を加算することを特徴とする請求項 4 記載の位相変化点検出回路。

【請求項 6】 前記入力信号、 a、 b、 及び c は 2 進数であって、

前記乗算手段に入力される前記入力信号のビット数を調整する第 1 のビット調整手段と、

前記比較手段の比較において、前記第 2 の積分結果と前記入力信号のビット数を一致させるために、前記第 2 の積分結果のビット数を調整する第 2 のビット調整手段と、

を更に具備することを特徴とする請求項 5 記載のレベル検出回路。

【請求項 7】 アドレス信号により変調されたウォーブルが形成された光ディスクのトラックの反射光からウォーブル信号を生成するウォーブル信号生成手段と、

前記ウォーブル信号から該ウォーブル信号と同一の周期を有する基準正弦波を生成する正弦波生成手段と、

前記ウォーブル信号に前記基準正弦波を乗算し、該乗算値を積分して第 1 の積分結果を提供する第 1 の積分手段と、

前記第 1 の積分結果のレベル変化を、前記ウォーブル信号の位相変化として検出するレベル検出手段と、

前記位相変化が検出されたタイミングに応答して、前記ウォーブル信号から前記アドレス信号を抽出するアドレス抽出手段とを具備し、

前記レベル検出手段は、

前記第 1 の積分結果に任意の値を乗算し、乗算結果を提供する乗算手段と、

前記乗算結果を積分し、第 2 の積分結果を提供する第 2 の積分手段と、

前記第 1 の積分結果と前記第 2 の積分結果を比較し、前記第 1 の積分結果の信号レベル変化を検出する比較手段と、

を具備することを特徴とする光ディスク装置。

#### 【請求項 8】

前記乗算手段は、a、b、及びcを任意数として、前記入力信号に” $1/a - b/c$ ”を乗算し、

前記第2の積分手段は、加算手段及び該加算手段の加算結果に” $1 - 1/a$ ”を乗算する演算手段とを含み、該加算手段は前記乗算手段の乗算結果と前記演算手段の演算結果を加算することを特徴とする請求項7記載の光ディスク装置。

#### 【請求項 9】 前記入力信号、a、b、及びcは2進数であって、

前記乗算手段に入力される前記入力信号のビット数を調整する第1のビット調整手段と、

前記比較手段の比較において、前記第2の積分結果と前記入力信号のビット数を一致させるために、前記第2の積分結果のビット数を調整する第2のビット調整手段と、

を更に具備することを特徴とする請求項8記載の光ディスク装置。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は情報再生信号における位相変化点を検出する回路に使用されるレベル検出回路に関する。

##### 【0002】

##### 【従来の技術】

信号レベルを検出する回路として、下記特許文献1には映像信号レベルを検出する回路が開示されている。この文献では、映像信号をペデスタルクランプ回路でクランプした後に反転し、反転した信号をダイオードにより検波することにより、映像信号から同期信号のみが抽出される。この同期信号をコンデンサで平滑した後に増幅し、増幅した信号のレベルがコンパレータにより基準電圧と比較される。この比較から映像信号レベルが所定レベルか判断される。

##### 【0003】

##### 【特許文献1】

特開 2000-4457 号（第 4 頁、図 1）

【0004】

【発明が解決しようとする課題】

例えば光ディスク装置では、一定周期及び一定振幅でレベル変化する情報再生信号の位相変化点を検知するために、該再生信号の急激なレベル変化を検出する必要がある。このような場合、例えば入力信号レベルが外来ノイズ等により増加し続けた後に目的のレベル変化が生じたときなどは、従来は上記文献のように、比較のための基準電圧が固定値であるため、目的のレベル変化を検出することができない場合がある。

【0005】

従って本発明は、入力信号におけるレベル変化を確実に検出できるレベル検出回路を提供することを目的とする。

【0006】

【課題を解決するための手段】

上記目的を達成するために本発明のレベル検出回路は、入力値に任意の値を乗算する乗算手段と、前記乗算手段の乗算結果を積分する積分手段と、前記積分手段の積分結果と、前記入力値とを比較し、該入力値の信号レベル変化を検出する比較手段とを具備する。

【0007】

【発明の実施の形態】

以下、図面を参照しながら本発明の実施の形態について詳細に説明する。

【0008】

図 1 は本発明が適用される光ディスク記録再生装置の構成を示すブロック図である。

【0009】

記録媒体としての光ディスク 61 の表面には、例えばスパイラル状にトラックが形成されており、ディスク 61 はスピンドルモータ 63 によって回転駆動される。

【0010】

光ディスク61に対する情報の記録、再生は、光ピックアップヘッド（以下PUHと記載）65によって行われる。PUH65は、スレッドモータ66とギアを介して連結されており、このスレッドモータ66はスレッドモータ制御回路68により制御される。

#### 【0011】

スレッドモータ制御回路68に速度検出回路69が接続され、この速度検出回路69により検出されるPUH65の速度信号がスレッドモータ制御回路68に送られる。スレッドモータ66の固定部に、図示しない永久磁石が設けられており、駆動コイル67がスレッドモータ制御回路68によって励磁されることにより、PUH65が光ディスク61の半径方向に移動する。

#### 【0012】

PUH65には、図示しないワイヤ或いは板バネによって支持された対物レンズ70が設けられる。対物レンズ70は駆動コイル71の駆動によりフォーカシング方向（レンズの光軸方向）への移動が可能で、又駆動コイル72の駆動によりトラッキング方向（レンズの光軸と直交する方向）への移動が可能である。

#### 【0013】

レーザ制御回路73内のレーザ駆動回路75により、半導体レーザダイオード79からレーザ光が発せられる。半導体レーザダイオード79から発せられるレーザ光は、コリメータレンズ80、ハーフプリズム81、対物レンズ70を介して光ディスク61上に照射される。光ディスク61からの反射光は、対物レンズ70、ハーフプリズム81、集光レンズ82、およびシリンドリカルレンズ83を介して、光検出器84に導かれる。

#### 【0014】

光検出器84は、例えば4分割の光検出セルから成り、これら光検出セルの検知信号はRFアンプ85に出力される。RFアンプ85は光検知セルからの信号を処理し、ジャストフォーカスからの誤差を示すフォーカスエラー信号FE、レーザ光のビームスポット中心とトラック中心との誤差を示すトラッキングエラー信号TE、トラックの振動（wobble）を示すウォーブル信号WB（後述される）、及び4つの光検知セルの信号値の総和を示すRF信号を生成する。

### 【0015】

フォーカシング制御回路87はフォーカスエラー信号FEに応じてフォーカス駆動信号を生成する。フォーカス駆動信号はフォーカシング方向の駆動コイル71に供給される。これにより、レーザ光が光ディスク61の記録膜上に常時ジャストフォーカスとなるフォーカスサーボが行われる。

### 【0016】

トラッキング制御回路88はトラッキングエラー信号TEに応じてトラック駆動信号を生成する。トラッキング制御回路88から出力されるトラック駆動信号は、トラッキング方向の駆動コイル72に供給される。これによりレーザ光が光ディスク61上に形成されたトラック上を常にトレースするトラッキングサーボが行われる。

### 【0017】

上記フォーカスサーボおよびトラッキングサーボがなされることで、光検出器84の各光検出セルの出力信号の和信号であるRF信号には、記録情報に対応して光ディスク61のトラック上に形成されたピットあるいは記録マークからの反射光の変化が反映される。この信号は、データ再生回路78に供給される。データ再生回路78は、PLL回路76からの再生用クロック信号に基づき、記録データを再生する。

### 【0018】

モータ制御回路64、スレッドモータ制御回路68、レーザ制御回路73、PLL回路76、データ再生回路78、フォーカシング制御回路87、トラッキング制御回路88、エラー訂正回路62等は、バス89を介してCPU90によつて制御される。CPU90はインターフェース回路93を介してホスト装置94から提供される動作コマンドに従つて、この記録再生装置を総合的に制御する。又CPU90は、RAM91を作業エリアとして使用し、ROM92に記録された本発明に係るプログラムに従つて所定の制御動作を行う。

### 【0019】

光検出器84の各セルの出力を加算した信号を和信号、減算した信号を差信号と呼ぶ。特に、上記RF信号はユーザー情報（ユーザーが作成あるいは指定

したコンテンツ）等の高周波情報が付加された和信号である。図2に4分割された光検出器84の例を示す。4つのセルの出力信号すべてを加算した信号が和信号RF、2つのセルの出力信号を加算した後に加算信号どうしを減算した結果が差信号である。

#### 【0020】

DVD-RAM、DVD-RW、DVD-Rのように、ユーザー情報を記録可能な光ディスクは、透明基板上の情報記録層における情報記録エリアに、グループと呼ばれる案内溝を有している。案内溝はトラックとよばれ、情報の記録再生はこのトラックに沿って行われる。トラックは図3に示すように内側から外側まで連続してつながるスパイラル型と、図示はしないが複数の同心円から形成される同心円型がある。

#### 【0021】

図4にトラックの拡大図を示す。トラックは情報記録層の凹凸によって形成されており、片側をグループ、もう一方をランドと呼ぶ。例えばDVD-RAMあるいは次世代の記録可能な光ディスクでは、このランドとグループの両方に情報を記録マークとして形成することで、半径方向の密度を高めている。

#### 【0022】

図5（a）にトラックを上から見た図を示す。本発明に係る光ディスクのトラックは、ラジアル方向にわずかに蛇行している。このようなトラックをウォブルトラックと呼ぶ。このウォブルトラックに沿って、集光されたビームスポットを走査していくと、ウォブルの周波数はトラッキングサーボ信号の帯域に比べ高い周波数であるため、ビームスポットはウォブルトラックの中心をほぼ直進する。このとき、図5（b）のように和信号はほとんど変化せず、図5（c）のように半径方向の差信号のみがウォブルにあわせて変化する。このように記録可能な光ディスクの場合、この差信号はトラックのウォブルを反映しているので、ここではウォブル信号WBと呼ぶことにする。ウォブル信号は、スピンドルの回転周波数の調整や、記録クロックのリファレンス、物理アドレス情報として利用される。

#### 【0023】

記録可能な光ディスクでは、このウォブルを変調することによって、光ディスクの情報記録領域における物理的な位置を示す物理アドレス情報を記録することができる。すなわち、トラックに付与するウォブルを図6（a）、6（b）に示すような、周波数変調もしくは、位相変調することによって、物理アドレス情報を記録する。図6（a）、6（b）に示す信号は共に、例えば”1”、“0”、“1”、“0”を示す。

アドレス生成回路86は、ウォブル信号WBを処理することにより、光ディスク61上のレーザビームが照射されている個所の位置を示す物理アドレス情報を読み出し、CPU90に出力する。CPU90はこのアドレス情報を元に、所望の位置に記録されたユーザー情報等の情報を読み出したり、所望の位置にユーザー情報等の情報を記録する。

図7はアドレス生成回路86の構成を示すブロック図である。

#### 【0024】

アドレス生成回路86はA/D変換器11、積分器12、D/A変換器13、電圧制御発振器（VCO）14、レベル検出回路15、アドレス情報処理回路16を含む。又、アドレス生成回路86は図8に示すようなウォブル信号WBが入力されたとき、位相変化部分PIWを検出し、その後の信号に含まれているアドレス情報を抽出する回路である。このウォブル信号は、一定周期及び一定振幅の連続する正弦波の後、2周期だけ位相が $180^\circ$ 反転した信号PIWが挿入された信号である。信号PIWの例えば1周期後の時点Taから、ウォブル信号WBには図6のようなアドレス信号が含まれている。反転信号PIWは、アドレス信号を抽出するためのトリガーとして用いられる。

#### 【0025】

図9のように、A/D変換器11はウォブル信号WBをVCO14から入力されるサンプリングクロックに基づいて、デジタル化ウォブル信号DWBに変換する。この例でA/D変換器11は、ウォブル信号1周期の1/8の周期でウォブル信号WBサンプリングしている。従ってウォブル信号DWBは2の補数（正負の符号を有する2進数）である。

#### 【0026】

積分器12はウォーブル信号DWBから積分信号VITを生成する。図10はこの様子を示す波形図である。積分器12はウォーブル入力DWBに、sin波を乗算し、乗算結果を積分することにより、積分信号VITを生成する。このsin波はウォーブル信号WBと同一の周期を有し振幅1の基本波をデジタル化した信号である。この基本波はPLL制御回路76から得られる信号である。D/A変換器13に入力される信号は、信号VITとほぼ同一であるが、D/A変換器13の入出力特性に合わせて信号VITを修正した信号である。

### 【0027】

レベル検出回路15は積分信号VITの急激なレベル変化点、すなわちウォーブル信号WBの位相変化部分である $180^\circ$ 位相が反転された信号PIWを検出する。図11はレベル検出回路15の構成例を示すブロック図である。レベル検出回路15は比較信号生成部20及び比較部27を含む。比較信号生成部20はbit調整部21、演算部22、bit調整部23、積分回路24、bit調整部25を含む。

### 【0028】

以下、積分信号VITを振幅Vinの入力信号として、比較信号生成部20の動作を説明する。比較信号生成部20は入力信号Vinのn倍の値を積分し、その積分値を比較信号(5)として出力する。

### 【0029】

bit調整部21は後段の演算処理における演算精度向上のためのbit拡張、すなわち入力信号Vinのビット数を増加する。入力信号Vinがプラスの場合、bit調整部21は最上位ビットに”0”を付加する。入力信号Vinがマイナスの場合、bit調整部21は最上位ビットに”1”を付加する。bit調整部21により入力信号Vinのビット数は変化するが、実質的な数値の変化はない。従ってビット調整部21の出力信号(1)はVinである。

### 【0030】

演算部22は入力される信号(1)に” $1/a - b/c$ ”を乗算する。” $1/a$ ”は後段の積分回路24の出力積分値が入力信号を超えないよう調整するための値である。”b”、“c”は上記n倍の値nを設定するための任意数である。

a、b、cは例えば各々2の累乗の値であって、入力信号V<sub>in</sub>の特性から実験的に求められる値である。演算部22の出力信号（2）は以下のようになる。

### 【0031】

$$V_{in} \left( 1/a - b/c \right) \dots (2)$$

bit調整部23は” $1/a - b/c$ ”の乗算でオーバーフロー（桁上がり）が生じたときなどに、その乗算結果を簡単化するために、必要に応じてbit削除を行う。従ってビット調整部21の出力信号（3）は以下のように実質的に（2）と同様である。

### 【0032】

$$V_{in} \left( 1/a - b/c \right) \dots (3)$$

積分回路24は加算器24a及び演算部24bを含む。演算部24bは加算器24aの出力信号に” $1 - 1/a$ ”を乗算する。加算器24aは信号（3）と演算部24bの乗算結果（4'）を加算する。加算部24aの加算結果、すなわち出力信号（4）は、演算をする毎に例えば以下のように変化する。

### 【0033】

最初 :  $V_{in} \left( 1/a - b/c \right)$

2度目 :  $V_{in} \left( 1/a - b/c \right) \{ (1 - 1/a) + 1 \}$

3度目 :  $V_{in} \left( 1/a - b/c \right) \{ (1 - 1/a)^2 + (1 - 1/a) + 1 \}$

従って、加算器24aの加算結果、すなわち積分回路24の出力信号（4）は以下のようにになる。

### 【0034】

$$V_{in} \left( 1/a - b/c \right) \{ (1 - 1/a)^m + (1 - 1/a)^{m-1} + (1 - 1/a)^{m-2} \dots + 1 \} \dots (4)$$

bit調整部25は後段の比較部27による比較処理における2つの入力信号の桁合わせをするためにbit切り捨て処理を行う。つまりbit調整部25はbit調整部21により増加されたビット数を入力信号V<sub>in</sub>と同一のビット数に戻す。従ってビット調整部25の出力信号（5）は以下のように信号（4）と同様である。

### 【0035】

$$V_{in} (1/a - b/c) \{ (1 - 1/a) m + (1 - 1/a) m - 1 + \\ (1 - 1/a) m - 2 \dots + 1 \} \dots (5)$$

比較部27は積分波形の入力信号V<sub>in</sub>とb<sub>it</sub>調整部25の出力信号(5)とを比較し、図12のように比較結果として出力信号V<sub>out</sub>を出力する。この出力信号V<sub>out</sub>は図7の信号VLDである。VLDの出力タイミング(Hレベル期間)は、この例において入力信号V<sub>in</sub>が比較レベル(5)を下回った期間である。この期間は図9又は図8のウォーブル信号WBの位相が180°反転した1周期信号PIWのタイミングに対応する。このように、信号VLDを基にウォーブル信号WBの位相変化点が分かる。

#### 【0036】

図13は上記の定数aを16、cを64に設定し、bを16から128まで変化させた時の倍数nの値を示す。尚、bは1から8までの整数をそれぞれ16倍した値である。ここで倍数nは積分回路24による複数回の積分演算の収束値である。

#### 【0037】

つまり比較信号生成部20は、入力信号V<sub>in</sub>に倍数nを乗算した値の積分値を比較信号(5)として出力する。尚、図1のようなディスクドライブシステムに実際に適用される定数a、b、cの値は、前述したように、それぞれのシステムの特性に合わせて最適な値に決定される。

#### 【0038】

図14はレベル検出回路15によるレベル検出の様子を示し、VITが2の補数の場合のタイミング例である。図13の”b”、”c”を調整することにより、入力信号のn倍(3/4倍～1倍)の比較信号レベルが生成される。図14では0倍(0レベル)を選択した場合の積分比較信号を示している。入力信号が0以下になったとき比較結果(VLD)が”1”となるタイミング例である。

#### 【0039】

以上説明したように本実施形態によれば以下の効果が得られる。

#### 【0040】

(1) 入力信号のn倍の値を積分した比較信号によるレベル検出のため、入力信

号に追随した正しい信号レベルの検出が可能。

#### 【0041】

(2) 積和演算を用いることにより、ノイズ等の外乱の影響を低減した比較信号生成が可能。

#### 【0042】

(3) 比較信号生成時にbitを増やすことにより、より高精度なn倍演算が可能。

#### 【0043】

(4) 比較信号は、入力信号に対しプラス・マイナスどちらでも生成可能。

#### 【0044】

(5) 入力信号は、絶対値、2の補数のどちらでも可（符号の有無には無関係）

。

#### 【0045】

図7の説明に戻り、アドレス情報処理部16は信号VLDの立ち上がりから、例えばウォーブル信号WBの1周期後、ウォーブル信号WBからアドレス信号を復調し、該アドレス信号をCPU90へ転送する。

#### 【0046】

##### 【発明の効果】

情報再生信号におけるレベル変化を確実に検出できるレベル検出回路が提供される。

##### 【図面の簡単な説明】

##### 【図1】

本発明が適用される光ディスク記録再生装置の構成を示すブロック図である。

##### 【図2】

4分割された光検出器の一例を示す図である。

##### 【図3】

光ディスク上に形成されたトラックの構造を示す図である。

##### 【図4】

トラックの拡大図を示す。

##### 【図5】

トラック及びその再生信号を示す図である。

【図6】

トラックに付与するウォブルの変調波形を示す図である。

【図7】

アドレス生成回路86の構成を示すブロック図である。

【図8】

アドレス生成回路86が検出する波形を示す図である。

【図9】

A/D変換器11によるウォーブル信号のデジタル化を示す図である。

【図10】

積分器12の積分処理を示す図である。

【図11】

レベル検出回路15の構成例を示すブロック図である。

【図12】

比較部27の比較処理を示す図である。

【図13】

定数aを16、cを64に設定し、bを16から128まで変化させた時の倍数nの値を示す図である。

【図14】

レベル検出回路15によるレベル検出の様子を示す図である。

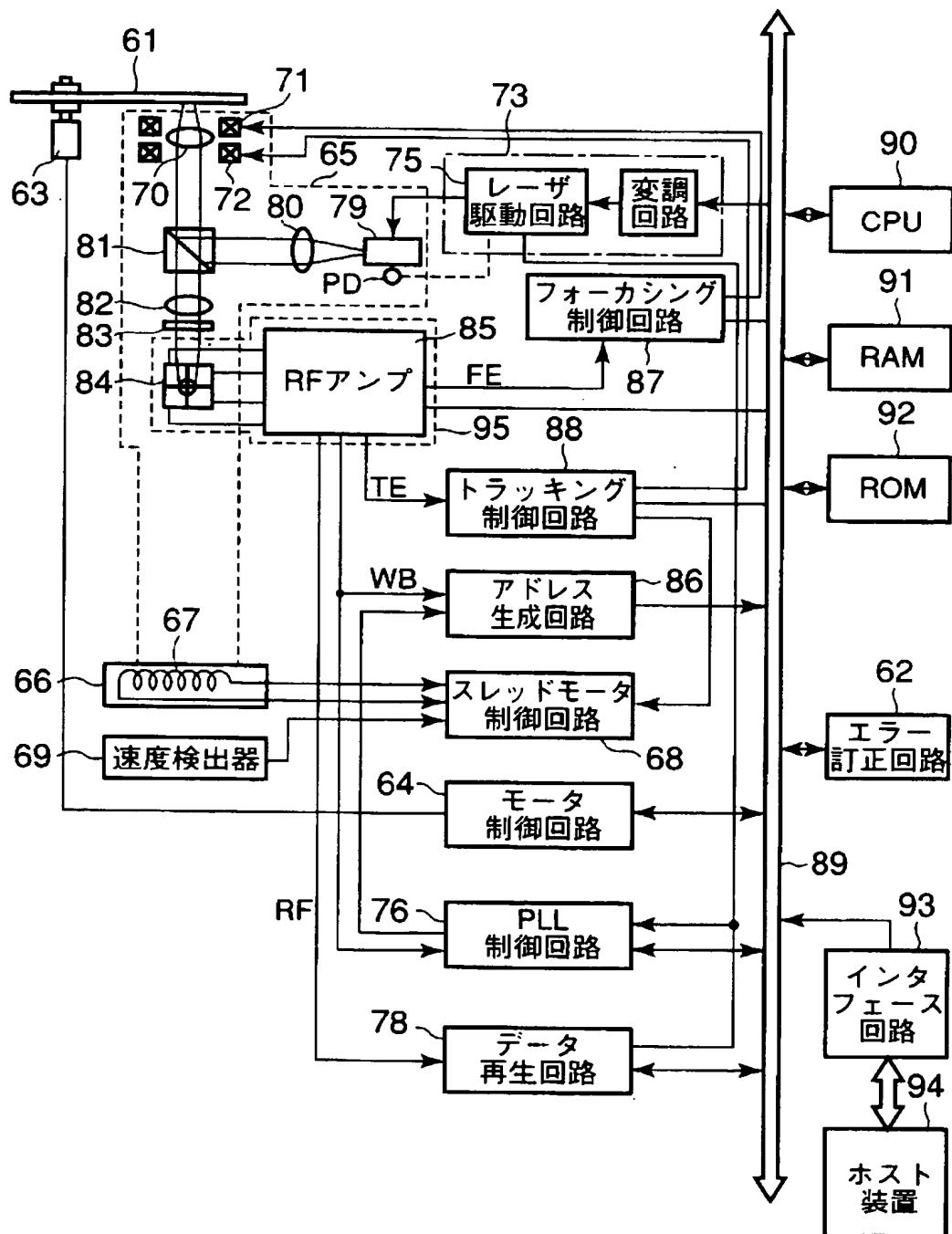
【符号の説明】

61…光ディスク、63…スピンドルモータ、70…対物レンズ、71、72…レンズ駆動コイル、79…レーザーダイオード、80…コリメータレンズ、81…ハーフプリズム、82…集光レンズ、83…シリンドリカルレンズ

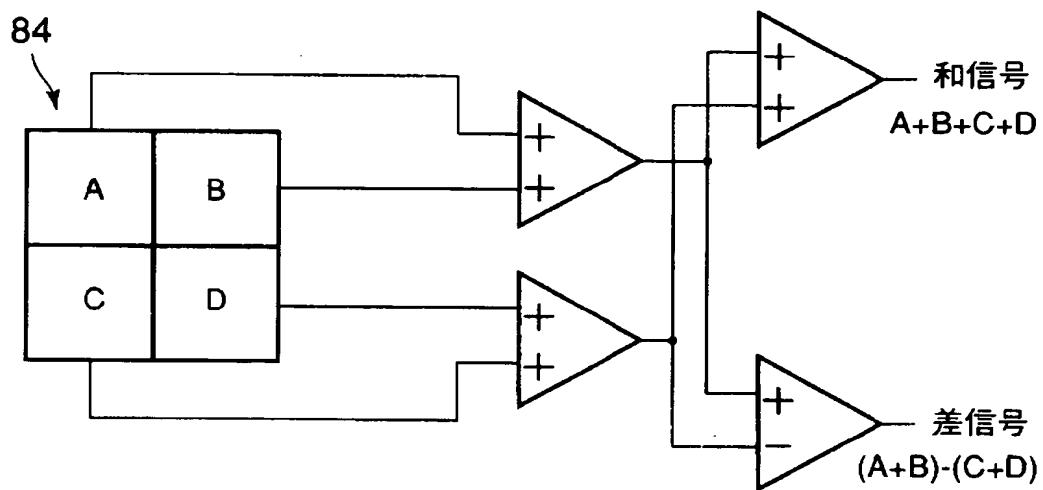
【書類名】

図面

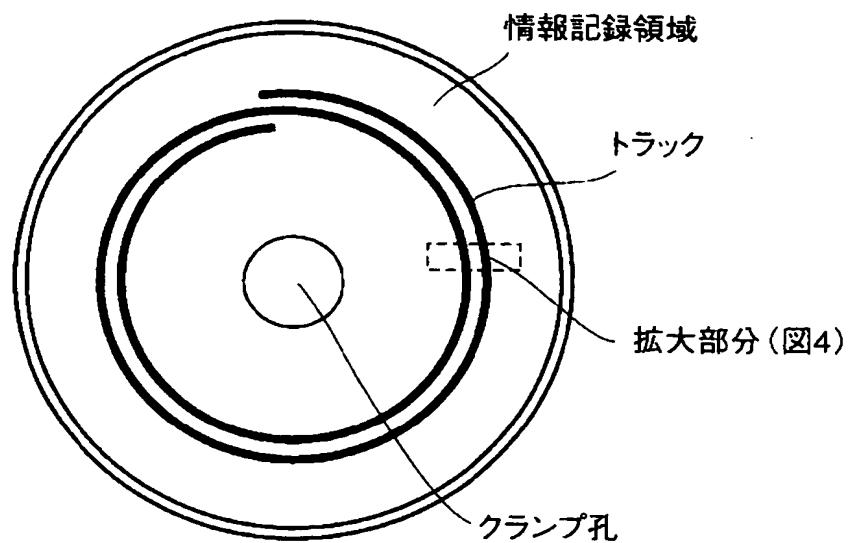
【図 1】



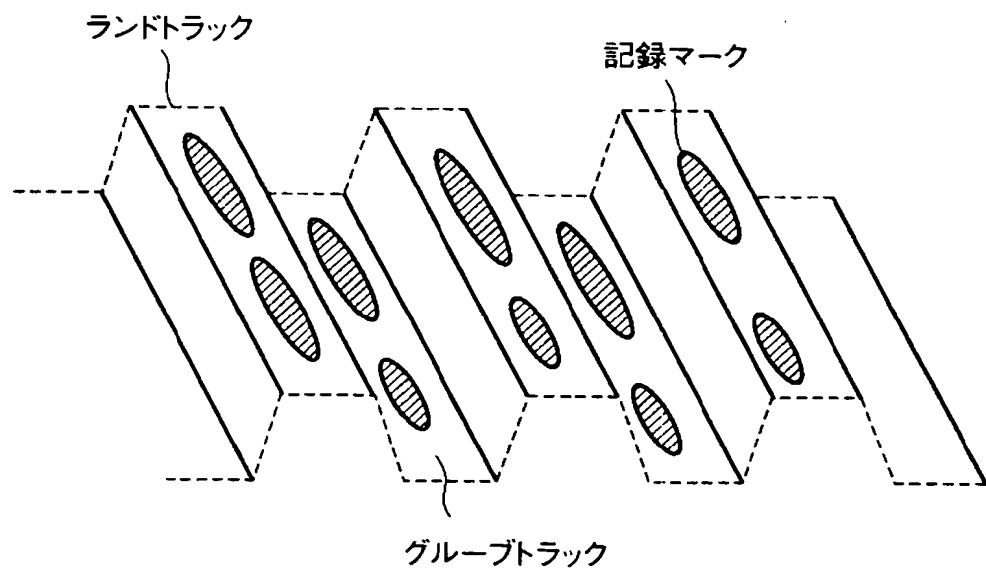
【図 2】



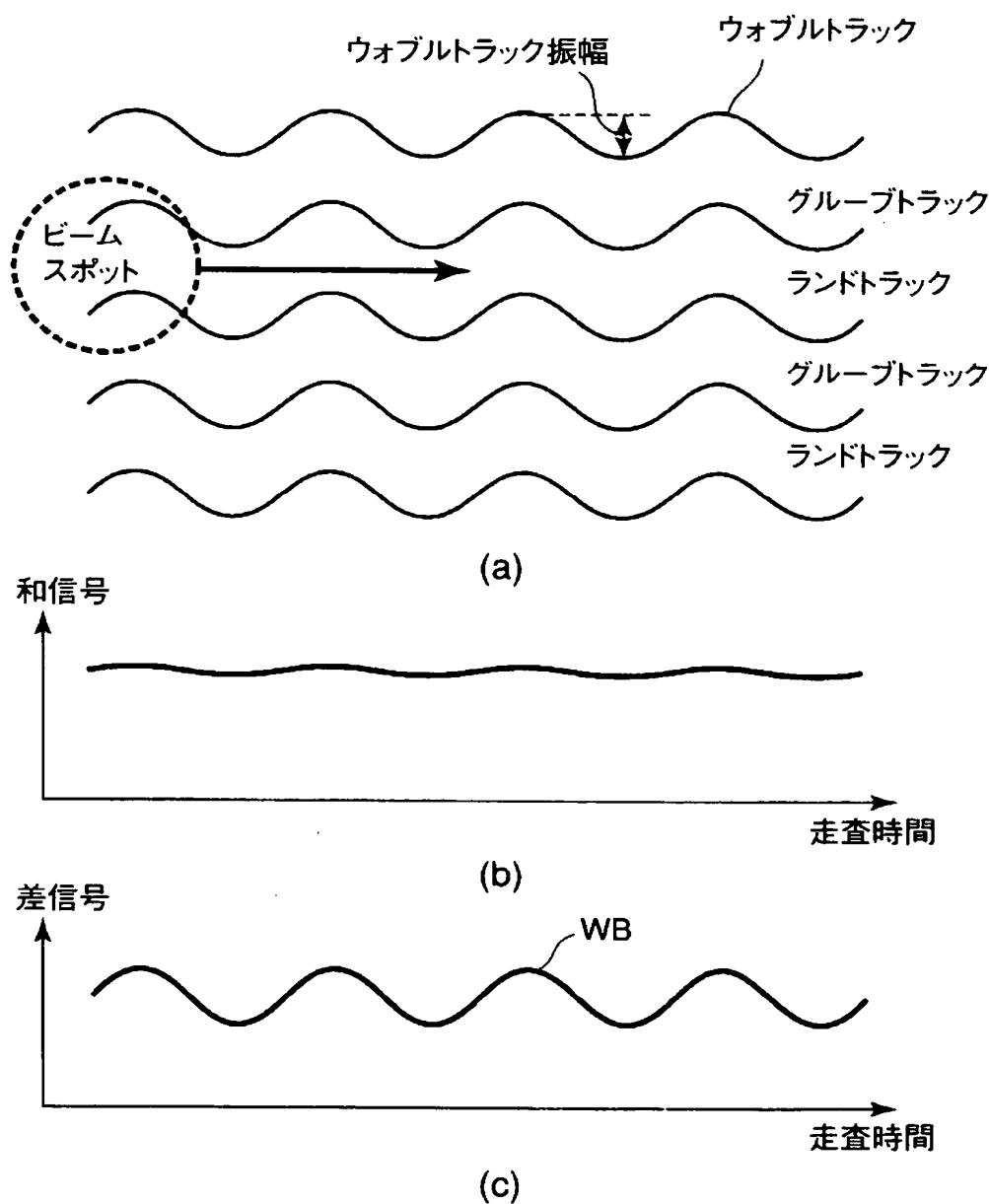
【図3】



【図4】

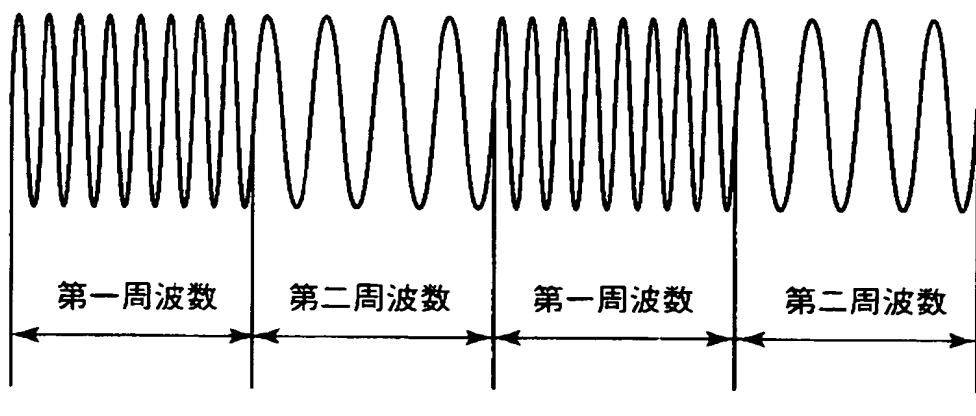


【図 5】



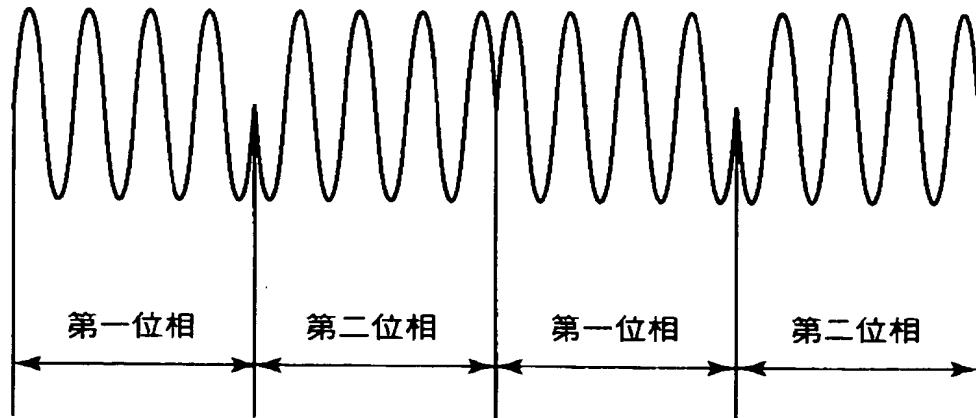
【図 6】

周波数変調



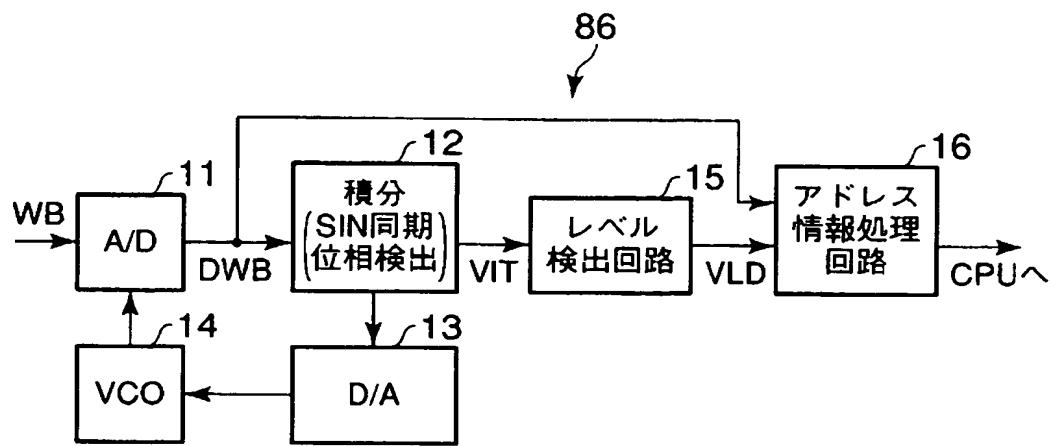
(a)

位相変調

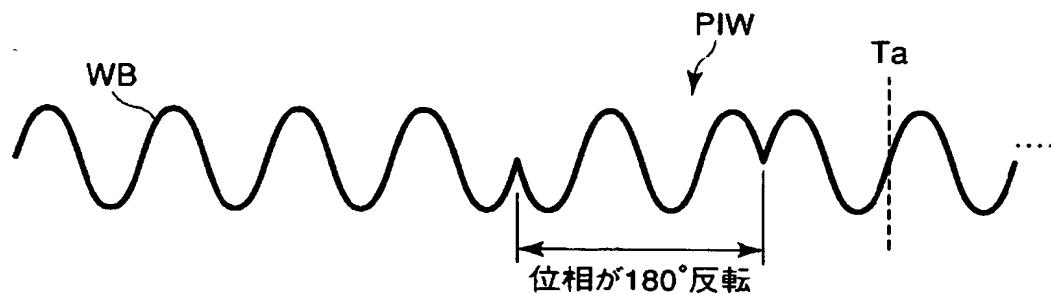


(b)

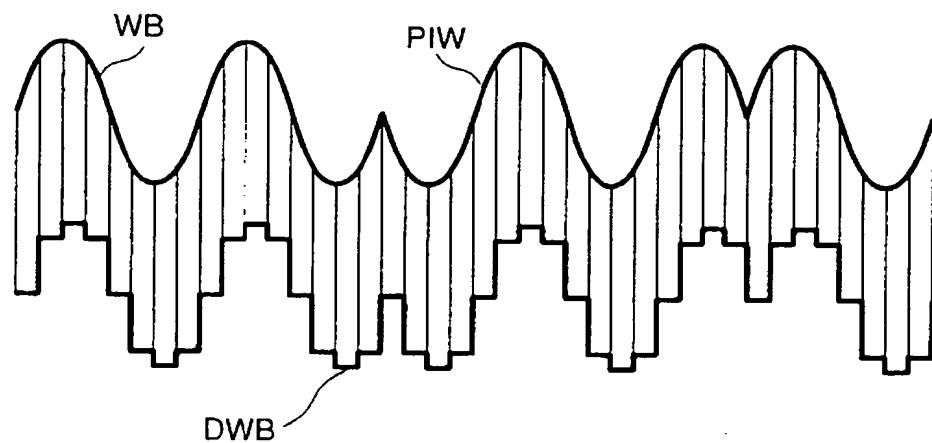
【図7】



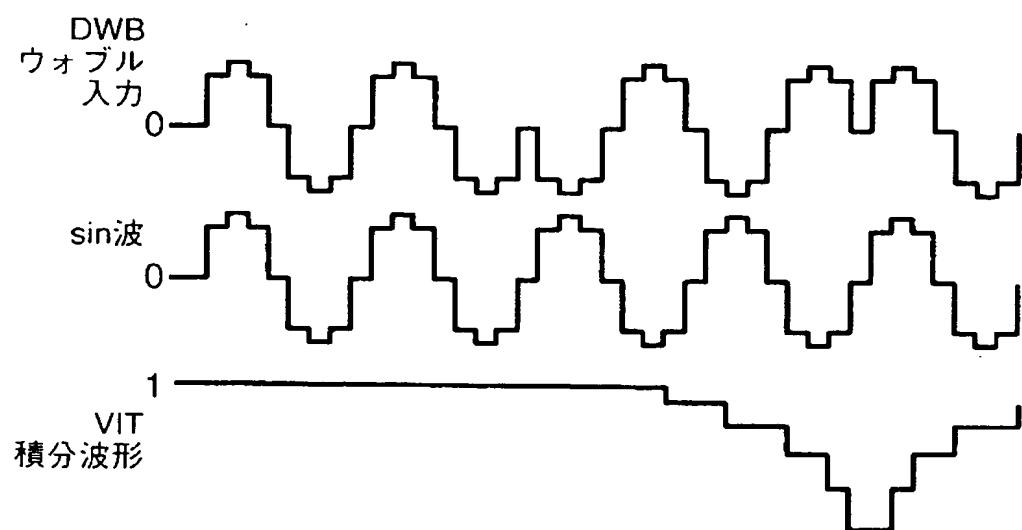
【図8】



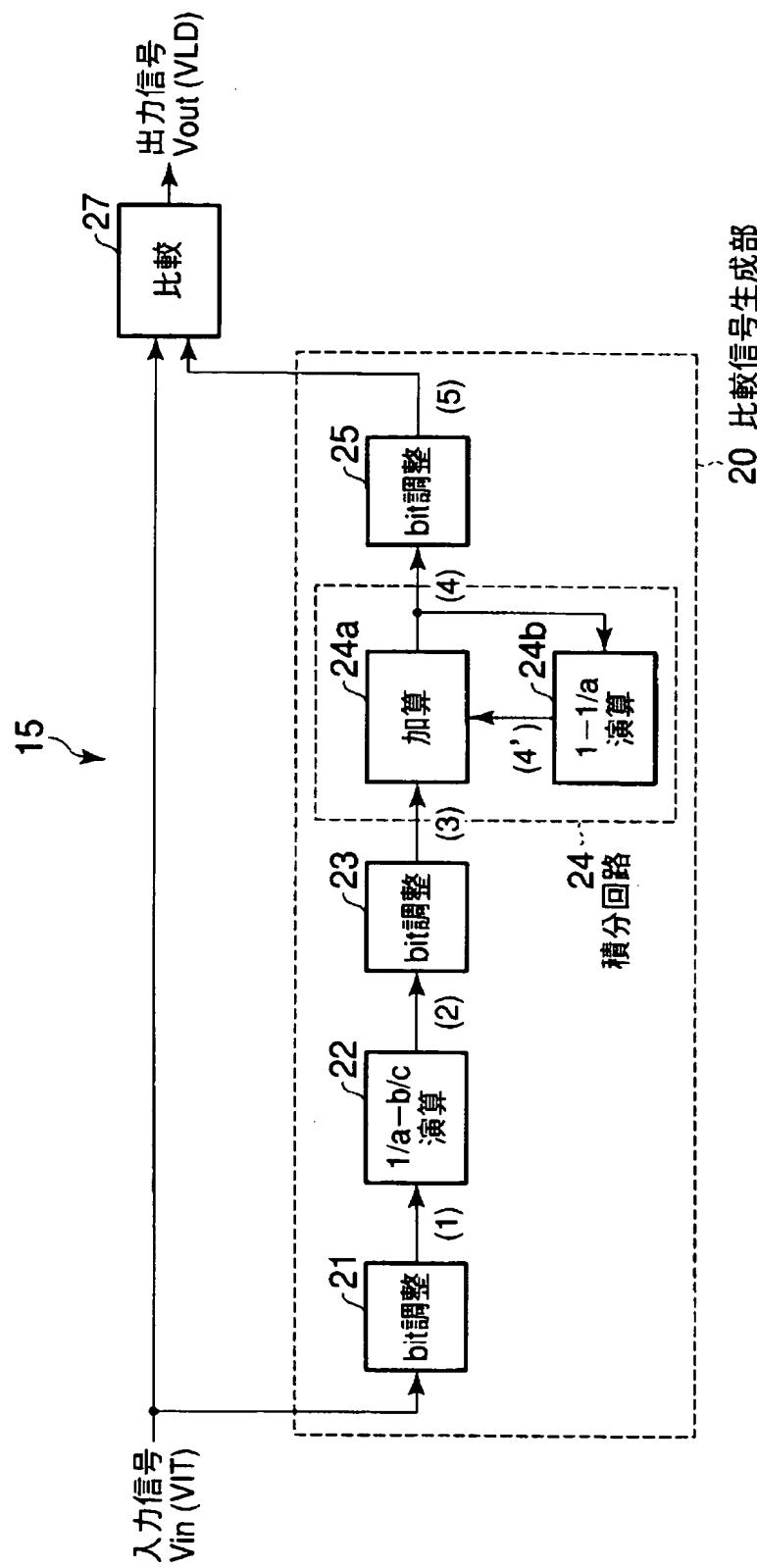
【図 9】



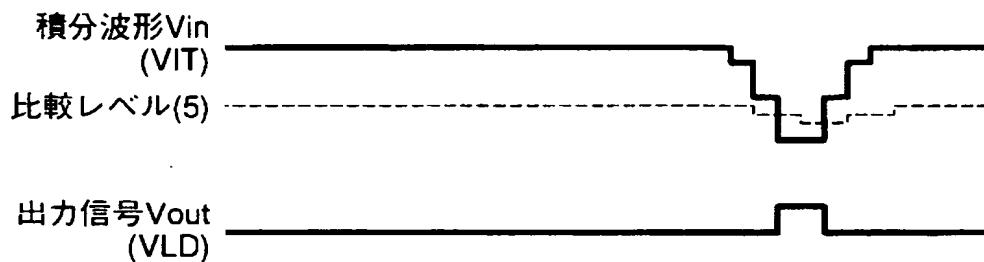
【図 10】



【図 1 1】



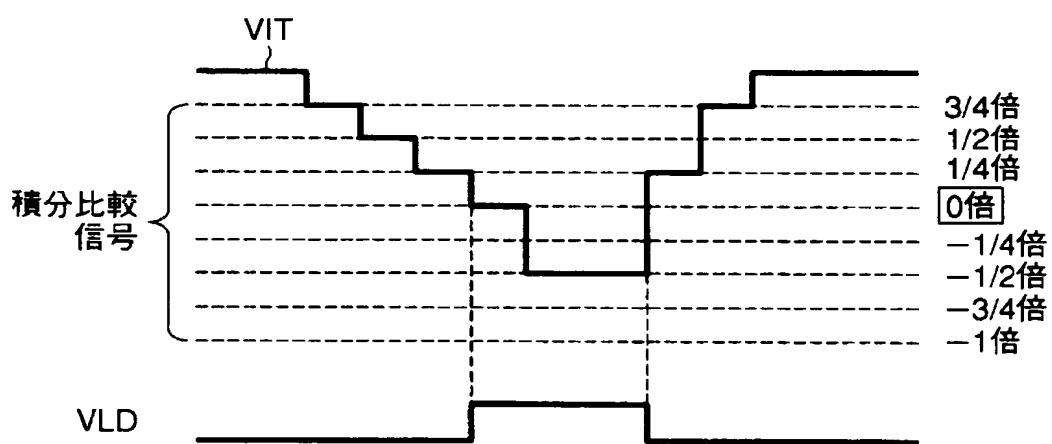
【図12】



【図13】

a	b	c	n (倍数)
16	$1 \times 16 = 16$	64	3/4
16	$2 \times 16 = 32$	64	1/2
16	$3 \times 16 = 48$	64	1/4
16	$4 \times 16 = 64$	64	0
16	$5 \times 16 = 80$	64	-1/4
16	$6 \times 16 = 96$	64	-1/2
16	$7 \times 16 = 112$	64	-3/4
16	$8 \times 16 = 128$	64	-1

【図14】



【書類名】 要約書

【要約】

【課題】 入力信号の急激なレベル変化を正確に検出できるレベル検出回路を提供する。

【解決手段】 レベル検出回路15は、入力信号 $V_{in}$ に任意の値を乗算する演算部22と、演算部22の演算結果を積分する積分回路24と、積分回路24の積分結果と入力信号 $V_{in}$ とを比較し、入力値 $V_{in}$ の信号レベル変化を検出する比較部とを具備する。

【選択図】 図11

特願 2003-187023

出願人履歴情報

識別番号 [000003078]

1. 変更年月日 2001年 7月 2日

[変更理由] 住所変更

住 所 東京都港区芝浦一丁目1番1号  
氏 名 株式会社東芝